

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.

GA 42817



OFGS File No: P/1071-1422

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of

OKADA, Tahiro et al

Serial No.: 09/919,517

Date Filed: July 31, 2001

New York, New York

Date: September 26, 2001

Group Art Unit: 2817

For: DIELECTRIC FILTER, DIELECTRIC DUPLEXER, AND COMMUNICATION  
APPARATUS INCORPORATING THE SAME

Assistant Commissioner for Patents  
Washington, D.C. 20231

RECEIVED

OCT 02 2001

Technology Center 2100

In accordance with 35 U.S.C. Sec. 119, applicant(s) confirm(s) the request for priority  
under the International Convention and submits herewith the following documents in support of  
the claim:

Certified Copy of Japanese Application:  
2000-239056 filed on August 7, 2000

TO 2000 MAIL ROOM

OCT - 3 2001

RECEIVED

Respectfully submitted,

James A. Finder

Registration No.: 30,173

OSTROLENK, FABER, GERB & SOFFEN, LLP

1180 Avenue of the Americas

New York, New York 10036-8403

Telephone: (212) 382-0700



日本国特許庁  
JAPAN PATENT OFFICE

P/1071-1422  
RECEIVED  
OCT-3 2001  
RC 2800 MAIL ROOM

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年 8月 7日

出願番号

Application Number:

特願2000-239056

出願人

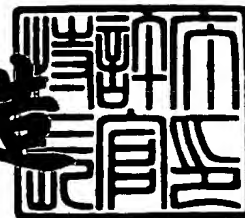
Applicant(s):

株式会社村田製作所

2001年 7月 9日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



出証番号 出証特2001-3063990

【書類名】 特許願

【整理番号】 20000161

【提出日】 平成12年 8月 7日

【あて先】 特許庁長官 殿

【国際特許分類】 H01P 1/201

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目26番10号  
株式会社村田製作所内

【氏名】 岡田 貴浩

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目26番10号  
株式会社村田製作所内

【氏名】 石原 甚誠

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目26番10号  
株式会社村田製作所内

【氏名】 加藤 英幸

【特許出願人】

【識別番号】 000006231

【氏名又は名称】 株式会社村田製作所

【代理人】

【識別番号】 100084548

【弁理士】

【氏名又は名称】 小森 久夫

【手数料の表示】

【予納台帳番号】 013550

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9004875

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 誘電体フィルタ、誘電体デュプレクサおよび通信装置

【特許請求の範囲】

【請求項 1】 それぞれの内面に内導体を形成した複数の内導体形成孔を略直方体形状の誘電体ブロック内に配列し、当該誘電体ブロックの外面に、前記内導体に導通する結合用電極と、外導体とをそれぞれ形成して成る誘電体フィルタにおいて、

前記誘電体ブロックの前記内導体形成孔の少なくとも一方の開口面と、前記内導体形成孔の配列方向に平行な側面との交わる縁端部にまで、または当該縁端部を経て前記側面にまで、前記結合用電極を延出形成して成る誘電体フィルタ。

【請求項 2】 前記縁端部または前記側面に対向する前記誘電体ブロックの他方の側面に、前記内導体の開放端付近との間で静電容量を生じさせる入出力電極を形成した請求項 1 に記載の誘電体フィルタ。

【請求項 3】 請求項 1 または 2 に記載の誘電体フィルタにおける入出力電極を、送信信号入力用電極、受信信号出力用電極、およびアンテナ接続用電極として設けて成る誘電体デュプレクサ。

【請求項 4】 請求項 1 もしくは 2 に記載の誘電体フィルタまたは請求項 3 に記載の誘電体デュプレクサを備えて成る通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、誘電体ブロックに内導体および外導体を形成してなる誘電体フィルタ、誘電体デュプレクサ、およびそれらを備えた通信装置に関するものである。

【0002】

【従来の技術】

誘電体ブロックを用いた従来の誘電体フィルタの例を図 9 に示す。図 9 の（A）は誘電体フィルタの斜視図、（B）は内導体の開放面側から見た図である。図 9 において 1 は略直方体形状の誘電体ブロックであり、それぞれ内面に内導体を

形成した内導体形成孔 2 a, 2 b をその内部に設けていて、その一方の開口面には内導体に導通する結合用電極 3 a, 3 b を形成している。また誘電体ブロック 1 の他の五面には外導体 4 を形成している。

## 【 0 0 0 3 】

このような構造により、誘電体ブロックに構成した 2 つの共振器は、結合用電極 3 a, 3 b の間に生じる静電容量を介して結合する。

## 【 0 0 0 4 】

## 【発明が解決しようとする課題】

ところで、誘電体ブロックに複数の共振器を設けた帯域通過フィルタの通過帯域を広帯域化するには、共振器間の結合度を高める必要がある。図 9 に示したように、内導体の開放面となる誘電体ブロックの端面に結合用電極を設けた従来の誘電体フィルタにおいて、共振器間の結合度を高めるには、結合用電極 3 a - 3 b 間の間隙 g を狭めればよい。ところが、内導体の開放面となる誘電体ブロックの端面において、隣接する内導体に導通する結合用電極の間隙を定める方法では、電極パターンの形成精度の範囲で最も狭くしても、結合用電極 3 a - 3 b 間に得られる静電容量値は限られる。そこで、図 9 の (C) に示す例のように、結合用電極 3 a, 3 b の対向する部分を櫛型とすることによって、限られた面積内に比較的大きな静電容量を生じさせることもできる。しかし、このような電極パターンを形成するには、高精度な電極パターン形成法を採用しなければならず、結果的に、特性の揃った誘電体フィルタが得にくく、歩留りの低下や、コスト上昇を招く。

## 【 0 0 0 5 】

また、このような誘電体ブロックを用いた誘電体フィルタが用いられる通信装置の小型化の要請に伴って、部品を低背化する場合に、結合用電極の対向する幅 (図中の h) を大きくとれなくなり、得られる結合度の大きさも制限され、結果的に所望の帯域幅を有する誘電体フィルタが得られない。換言すると、結合すべき 2 つの共振器間の結合度の条件から、低背化も制限されてしまうことになる。

## 【 0 0 0 6 】

この発明の目的は、全体に低背化を図った場合でも、隣接共振器間を大きく、

且つ高精度に結合させて、所望のフィルタ特性を容易に得られるようにした誘電体フィルタ、誘電体デュプレクサおよびそれらを備えた通信装置を提供することにある。

#### 【 0 0 0 7 】

##### 【課題を解決するための手段】

この発明は、それぞれの内面に内導体を形成した複数の内導体形成孔を略直方体形状の誘電体ブロック内に配列し、当該誘電体ブロックの外面に、前記内導体に導通する結合用電極と、外導体とをそれぞれ形成して成る誘電体フィルタにおいて、前記誘電体ブロックの前記内導体形成孔の少なくとも一方の開口面と、前記内導体形成孔の配列方向に平行な側面との交わる縁端部にまで、または当該縁端部を経て前記側面にまで、前記結合用電極を延出形成することによって、結合用電極間に生じる静電容量を大きく稼ぐ。

#### 【 0 0 0 8 】

また、この発明は、誘電体ブロックの上記縁端部または上記側面に対向する他方の側面に内導体の開放端付近との間で静電容量を生じさせる入出力電極を形成する。この構造により、入出力電極を、実装すべき回路基板上の電極に接続した状態で、結合用電極が誘電体ブロックの上面に位置するようにし、実装基板上の各種電極パターンが、誘電体ブロック内の共振器間の結合に影響を与えないようにする。

#### 【 0 0 0 9 】

また、この発明は、上記の誘電体フィルタを送信信号入力用電極、受信信号出力用電極およびアンテナ接続用電極として、それぞれ入出力電極を設けることによって誘電体デュプレクサを構成する。

#### 【 0 0 1 0 】

また、この発明は上記の誘電体フィルタまたは誘電体デュプレクサを、たとえば高周波回路部における送信信号または受信信号のフィルタ回路部分に設けて、通信装置を構成する。

#### 【 0 0 1 1 】

##### 【発明の実施の形態】



第 1 の実施形態に係る誘電体フィルタの構成を図 1 および図 2 を参照して説明する。

図 1 において (A) は実装基板への実装状態での斜視図、(B) は (A) に示した状態から上下を裏返した状態での斜視図である。1 は略直方体形成の誘電体ブロックであり、その内部に、内面に内導体を形成した内導体形成孔 2 a, 2 b を設けている。内導体形成孔 2 a, 2 b の一方の開口面 (図における左手前の端面) には、内導体に導通する結合用電極 3 a, 3 b を形成している。また誘電体ブロック 1 の内導体形成孔 2 a, 2 b の軸に平行な側面 (図 1 の (A) における上面) にまで、上記結合用電極 3 a, 3 b を延出形成している。

#### 【 0 0 1 2 】

また、この誘電体フィルタが実装基板に対向する面 (図 1 の (B) における上面) には、内導体形成孔 2 a, 2 b の内面に形成した内導体の開放端付近との間で静電容量で結合する入出力電極 5 a, 5 b を形成している。さらに、誘電体ブロック 1 の外面 (五面) には、結合用電極 3 a, 3 b、および入出力電極 5 a, 5 b から絶縁状態の外導体 4 を形成している。

#### 【 0 0 1 3 】

図 2 は図 1 に示した誘電体フィルタの等価回路図である。ここで R a, R b は内導体形成孔 2 a, 2 b の内導体と外導体 4 および誘電体ブロックによる一端短絡、他端開放の  $1/4$  波長共振器である。また、K a b は 2 つの共振器 R a, R b 間の結合インピーダンスである。C a, C b は内導体の開放端付近と入出力電極 5 a, 5 b との間の静電容量である。このように 2 段の共振器が結合した、帯域通過特性を有するフィルタを構成する。そして、その通過帯域幅は 2 つの共振器 R a, R b の結合の強さによって定める。結合用電極 3 a, 3 b は内導体形成孔の開口面から側面にかけて延びているため、結合用電極間の間隙を極端に狭めることなく、また櫛型電極にすることなく、両者間に生じる静電容量を大きく稼ぐことができる。そのため、電極パターンの寸法精度が高くななくてもよく、所望のフィルタ特性を有する誘電体フィルタを歩留りよく製造できる。

#### 【 0 0 1 4 】

図 1 に示した誘電体フィルタを実装基板に実装する際、入出力電極 5 a, 5 b

が実装基板上の電極パッドに接続され、かつ外導体 4 が実装基板上のアースパターンに接続されるように表面実装する。この状態で結合用電極 3 a, 3 b は実装基板上の各種電極から離れることになるので、実装基板上の各種電極が、共振器間の結合に影響を与えない。

## 【 0 0 1 5 】

次に、第 2 の実施形態に係る誘電体フィルタの斜視図を図 3 に示す。図 3 の (A) は実装基板への実装状態での斜視図、(B) は上下を裏返した状態での斜視図である。この例では、結合用電極 3 a, 3 b を内導体形成孔の開口面の縁端部にまで延ばすとともに、両者の対向部分のみを、内導体形成孔の開口面から内導体形成孔 2 a, 2 b の軸に平行な側面に延出形成している。その他の構成は図 1 に示した誘電体フィルタと同様である。

## 【 0 0 1 6 】

結合用電極間の静電容量に寄与する部分は、両者の対向する間隙部分の領域であるので、このような形状であっても、図 1 に示したものと同様の特性が得られる。

## 【 0 0 1 7 】

次に、第 3 の実施形態に係る誘電体フィルタの斜視図を図 4 に示す。(A) は実装状態での斜視図、(B) はそれを裏返した状態での斜視図である。全体の構造は図 3 に示したものと類似しているが、2 つの結合用電極 3 a, 3 b 間に、外導体 4' を形成している。したがってこの例では、結合用電極 3 a, 3 b と外導体 4, 4' との間に生じる静電容量が、先端容量として共振器の開放端に付加された構造となる。この構造により、共振器間は誘導性結合する。また、先端容量を付与することによって共振周波数が下がる。上記先端容量は、結合用電極 3 a, 3 b の一部を誘電体ブロック 1 の側面にまで延出形成したことにより、大きくすることができ、その分、共振器長すなわち内導体形成孔 2 a, 2 b の軸長を短縮化でき、全体に小型化が図れる。

## 【 0 0 1 8 】

次に、第 4 の実施形態に係る誘電体フィルタの斜視図を図 5 に示す。この例では、結合用電極 3 a, 3 b を、内導体形成孔 2 a, 2 b の開口面の縁端部にまで

延出形成している。これに伴い、外導体 4 がこの縁端部にまで延出した結合用電極 3 a, 3 b に導通しないように、誘電体ブロックの側面において上記縁端部との間に間隙を設けている。その他の構成は図 1 に示したものと同様である。

## 【 0 0 1 9 】

このように、結合用電極 3 a, 3 b を誘電体ブロックの側面にまで延ばさない構造では、図 1 に示した誘電体フィルタに比べて、結合用電極間に得られる静電容量は小さくなるが、従来の誘電体フィルタより共振器間の結合を高めることができる。

## 【 0 0 2 0 】

なお、結合用電極 3 a, 3 b の対向部分を図 9 の (C) に示したように櫛型に形成してもよい。但し、2 つの結合用電極 3 a, 3 b の対向面積を十分に確保できるので、従来の場合より高精度な電極パターンを形成する必要がなく、特性ばらつきの少ない誘電体フィルタを、歩留りよく製造できる。

## 【 0 0 2 1 】

次に、第 5 の実施形態に係る誘電体フィルタの四面図を図 6 に示す。ここで (A) は上面図、(B) は正面図、(C) は底面図、(D) は背面図である。この例では、略直方体形状の誘電体ブロック 1 の内部に、内面に内導体を形成した内導体形成孔 2 a, 2 b を設け、その一方の開口面から側面にかけて結合用電極 3 a, 3 b を形成し、他方の開口面に結合用電極 3 a', 3 b' をそれぞれ形成している。誘電体ブロック 1 の下面 (実装基板への実装面となる面) には入出力電極 5 a, 5 b を形成している。また、誘電体ブロック 1 の外面 (四面) には、結合用電極 3 a, 3 b および入出力電極 5 a, 5 b を避ける位置に外導体 4 を形成している。

## 【 0 0 2 2 】

図 6 に示した誘電体フィルタは、両端開放の半波長共振器を容量結合させた誘電体フィルタとして作用する。この例では、誘電体ブロックの内導体形成孔の一方の開口面から側面にかけて結合用電極 3 a, 3 b を形成したが、両方の開口面から側面にかけて結合用電極をそれぞれ延出形成してもよい。

このように 2 つの開放端において結合用電極を形成すれば、結合範囲を広範囲

にわたって設定できるようになる。

#### 【 0 0 2 3 】

次に、第 6 の実施形態に係る誘電体デュプレクサの三面図を図 7 に示す。ここで (A) は上面図、(B) は正面図、(C) は底面図である。略直方体形状の誘電体ブロック 1 には、内面にそれぞれ内導体を形成した内導体形成孔 2 a ~ 2 g を設けている。これらの内導体形成孔の正面側の開口面には、それらの内導体に導通する結合用電極 3 a ~ 3 g を形成している。またこれらの結合用電極のうち 3 b, 3 c, 3 e, 3 f については、誘電体ブロックの上面 (内導体形成孔の軸に平行な側面) にまで延出形成している。また、上記内導体形成孔の開口面から誘電体ブロックの下面にかけて、入出力電極 5 a, 5 b, 5 c を形成している。さらにこの内導体形成孔の開口面には、外導体 4' を結合用電極 3 b と 3 c との間に形成している。これらの結合用電極 3 a ~ 3 g を形成した誘電体ブロック 1 の端面以外の外面 (五面) には外導体 4 を形成している。

#### 【 0 0 2 4 】

図 7 に示した内導体形成孔 2 a, 2 b による共振器間は、結合用電極 3 a - 3 b 間の静電容量により容量結合し、内導体形成孔 2 b, 2 c による 2 つの共振器間は、結合用電極 3 b - 3 c 間に外導体 4' を配置したことにより誘導結合する。内導体形成孔 2 d ~ 2 g による 4 つの共振器は、結合用電極 3 d ~ 3 g のそれぞれの隣接する電極間に生じる静電容量により容量結合する。また、入出力電極 5 a - 結合用電極 3 a 間に生じる静電容量により、入出力電極 5 a と内導体形成孔 2 a による共振器とは容量結合する。同様に入出力電極 5 c は内導体形成孔 2 g による共振器と容量結合する。さらに入出力電極 5 b は内導体形成孔 2 c, 2 d によるそれぞれの共振器と容量結合する。

#### 【 0 0 2 5 】

ここで、内導体形成孔 2 a ~ 2 c による 3 段の共振器は送信フィルタ、内導体形成孔 2 d ~ 2 g による 4 段の共振器は受信フィルタとし、入出力電極 5 a は送信信号入力端子、5 b はアンテナ端子、5 c は受信信号出力端子としてそれぞれ用いる。

#### 【 0 0 2 6 】

次に第 7 の実施形態に係る通信装置の構成を図 8 を参照して説明する。図 8 において ANT は送受信アンテナ、DPX はデュプレクサ、BPF a, BPF b はそれぞれ帯域通過フィルタ、AMP a, AMP b はそれぞれ増幅回路、MIX a, MIX b はそれぞれミキサ、OSC はオシレータ、SYN は周波数シンセサイザである。

## 【 0 0 2 7 】

MIX a は変調信号と SYN から出力された信号とを混合し、BPF a は MIX a からの混合出力信号のうち送信周波数帯域のみを通過させ、AMP a はこれを電力増幅して DPX を介し ANT より送信する。AMP b は DPX から取り出した受信信号を増幅する。BPF b は AMP b から出力される受信信号のうち受信周波数帯域のみを通過させる。MIX b は、SYN から出力された周波数信号と受信信号とをミキシングして中間周波信号 IF を出力する。

## 【 0 0 2 8 】

図 8 に示したデュプレクサ DPX 部分には、図 7 に示した構造のデュプレクサを用いる。また帯域通過フィルタ BPF a, BPF b, BPF c には図 1 ～図 6 に示した構造の誘電体フィルタを用いる。

## 【 0 0 2 9 】

## 【発明の効果】

この発明によれば、結合用電極間に生じる静電容量が大きく稼げるので、全体に低背化を図った場合でも、隣接共振器間を大きく、且つ高精度に結合させて、所望のフィルタ特性が容易に得られるようになる。

## 【 0 0 3 0 】

また、誘電体ブロックの縁端部または側面に対向する他方の側面に内導体の開放端付近との間で静電容量を生じさせる入出力電極を形成する構造により、入出力電極を、実装すべき回路基板上の電極に接続した状態で、実装基板上の各種電極パターンが、誘電体ブロック内の共振器間の結合に影響を与えないので、実装後も、所定のフィルタ特性を維持することができる。

## 【 0 0 3 1 】

また、小型化した誘電体フィルタまたは誘電体デュプレクサを備えたことによ

り、全体に小型化を図った通信装置が得られる。

【図面の簡単な説明】

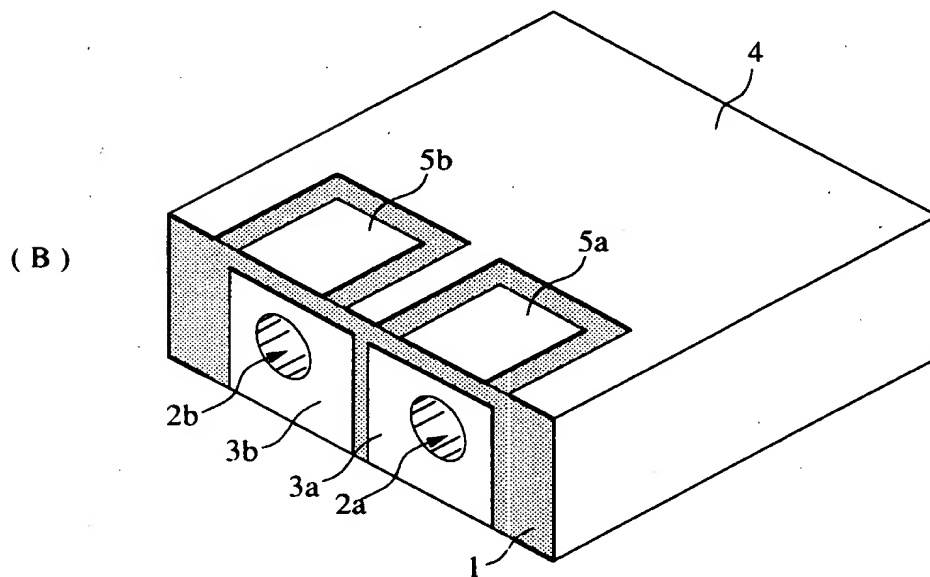
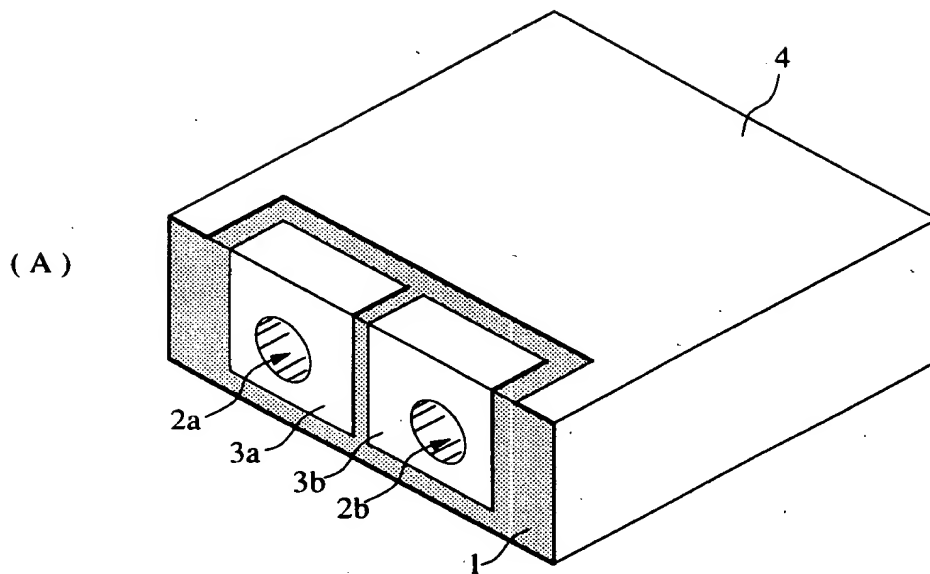
- 【図 1】 第 1 の実施形態に係る誘電体フィルタの斜視図
- 【図 2】 同誘電体フィルタの等価回路図
- 【図 3】 第 2 の実施形態に係る誘電体フィルタの斜視図
- 【図 4】 第 3 の実施形態に係る誘電体フィルタの斜視図
- 【図 5】 第 4 の実施形態に係る誘電体フィルタの斜視図
- 【図 6】 第 5 の実施形態に係る誘電体フィルタの四面図
- 【図 7】 第 6 の実施形態に係る誘電体デュプレクサの三面図
- 【図 8】 第 7 の実施形態に係る通信装置の構成を示すブロック図
- 【図 9】 従来の誘電体フィルタの構成例を示す斜視図

【符号の説明】

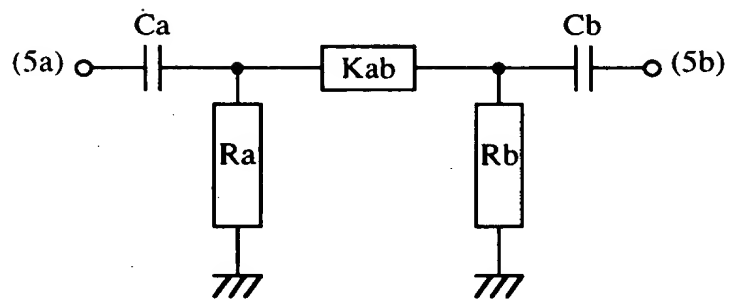
- 1 - 誘電体ブロック
- 2 - 内導体形成孔
- 3 - 結合用電極
- 4, 4' - 外導体
- 5 - 入出力電極

【書類名】 図面

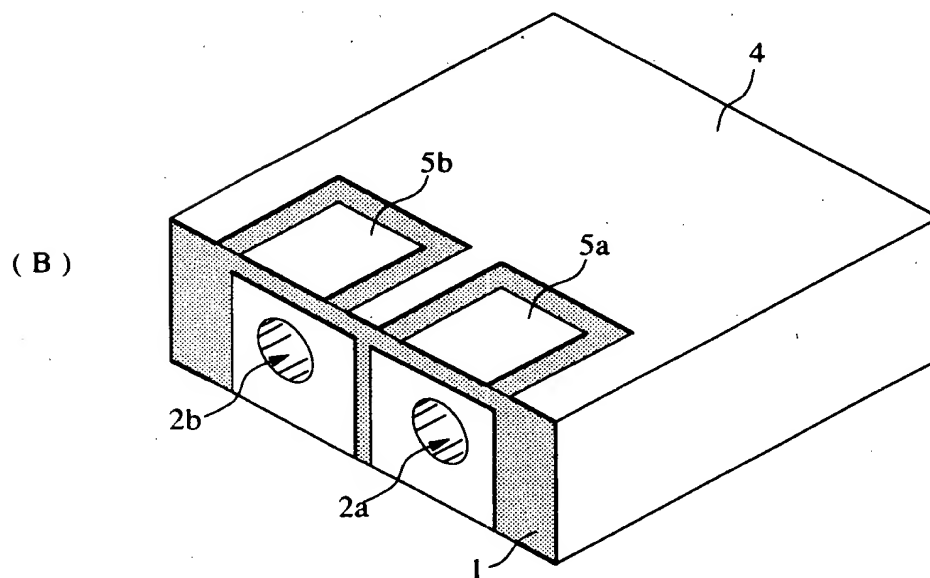
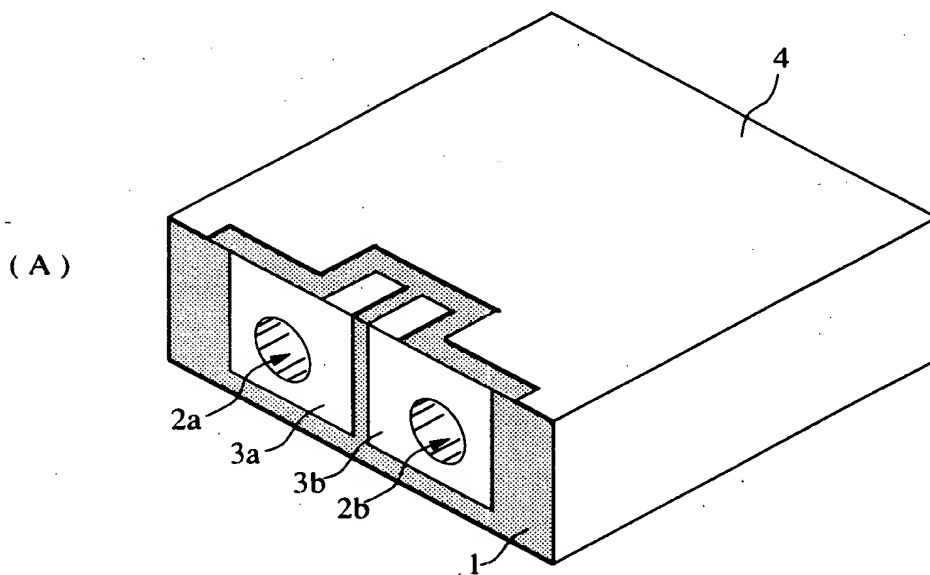
【図 1】



【図 2】

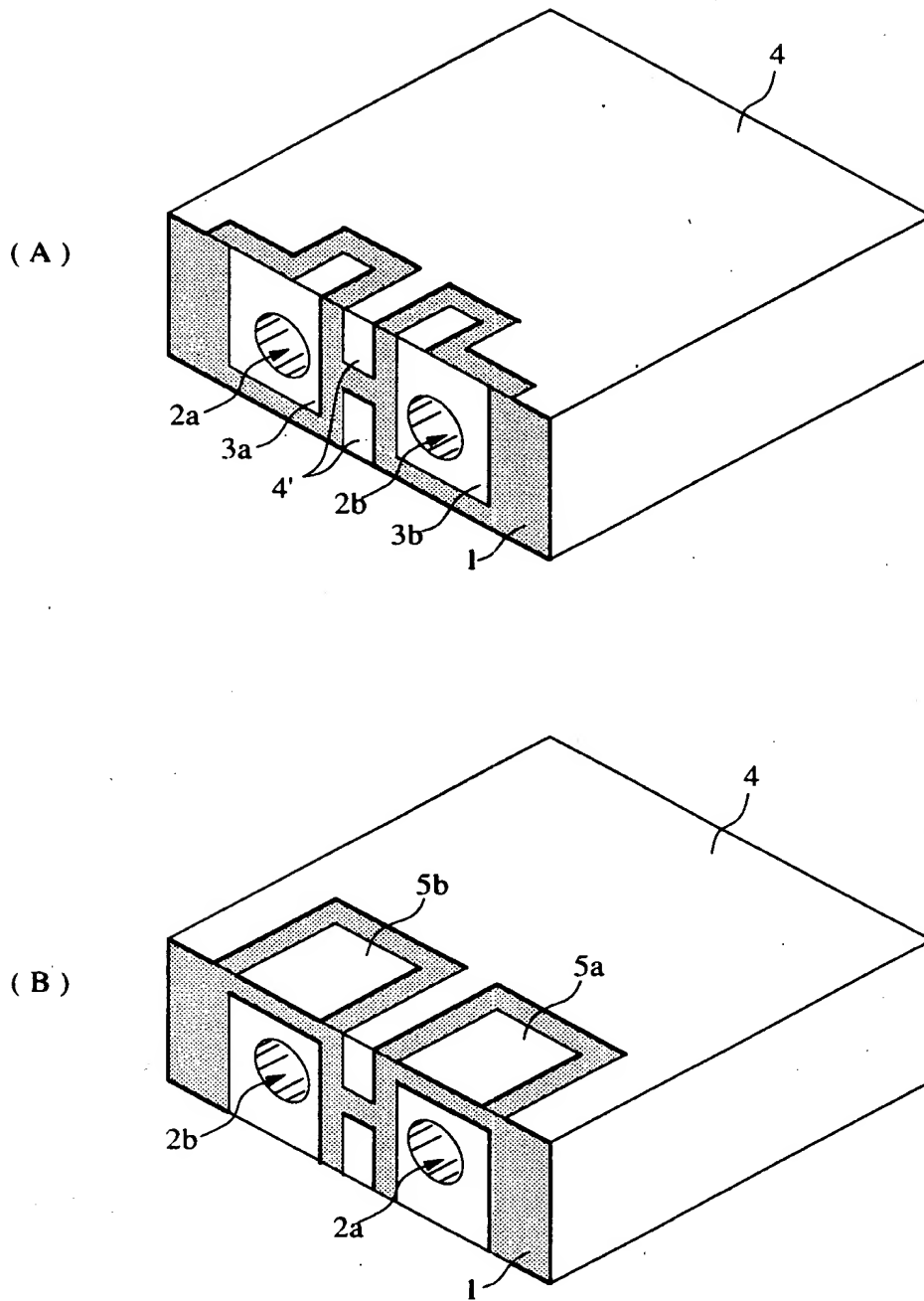


【図 3】

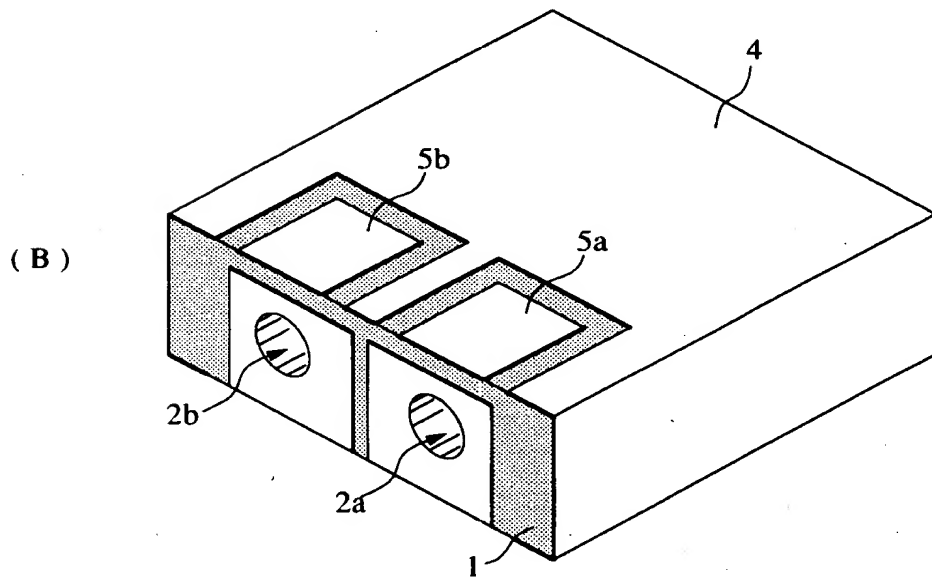
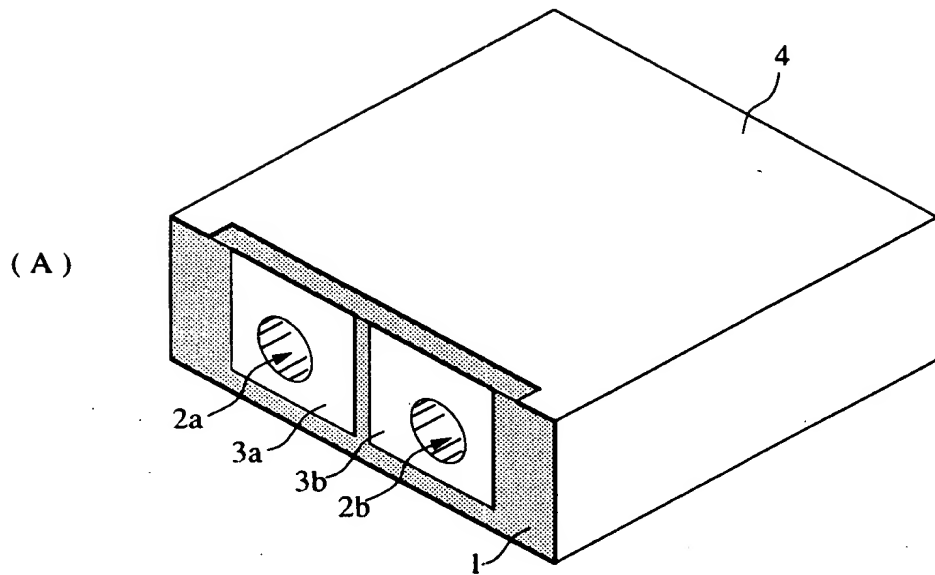




【図 4】

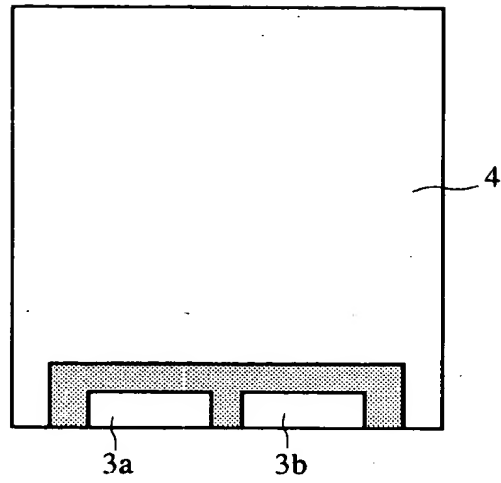


【図 5】

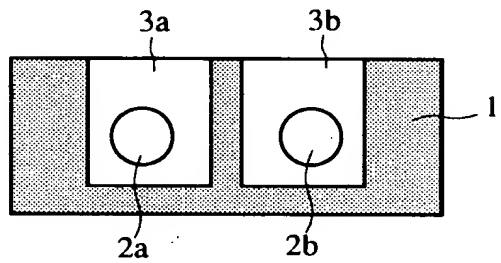


【図 6】

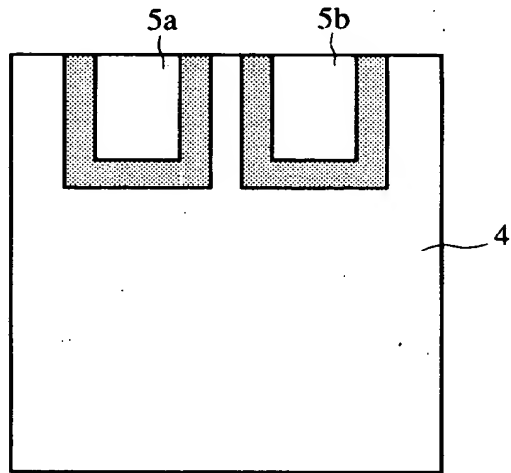
(A)



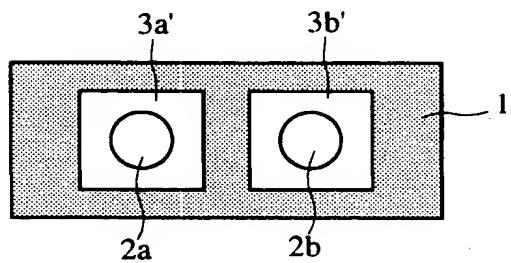
(B)



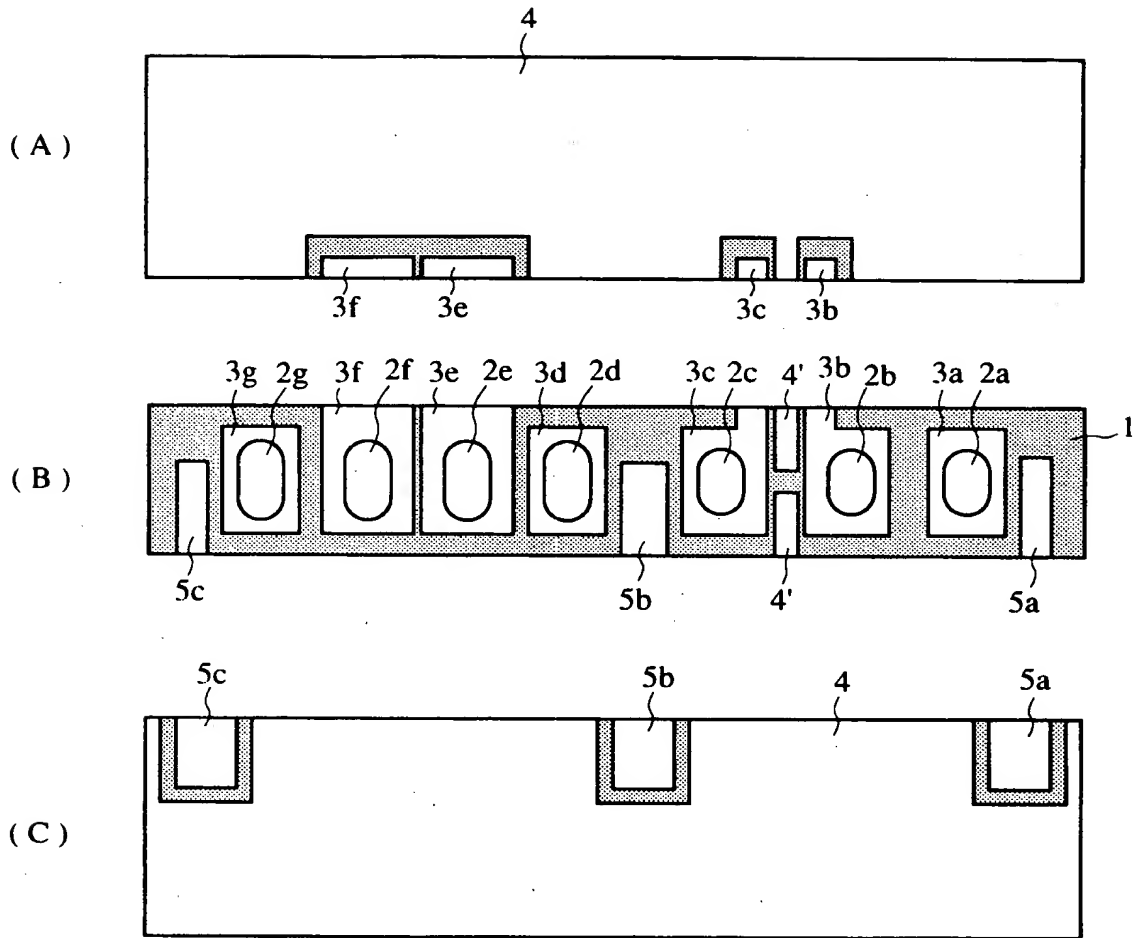
(C)



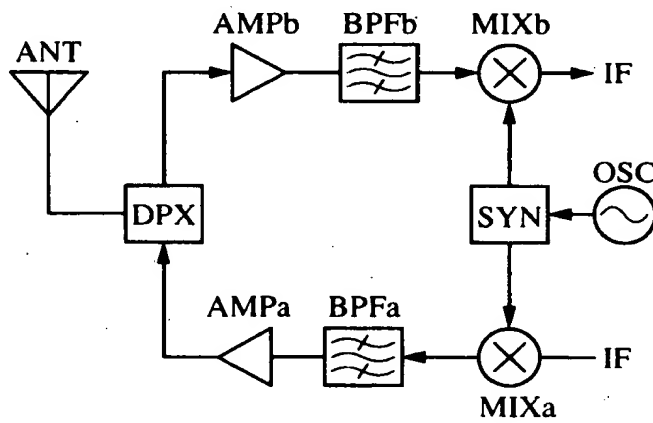
(D)



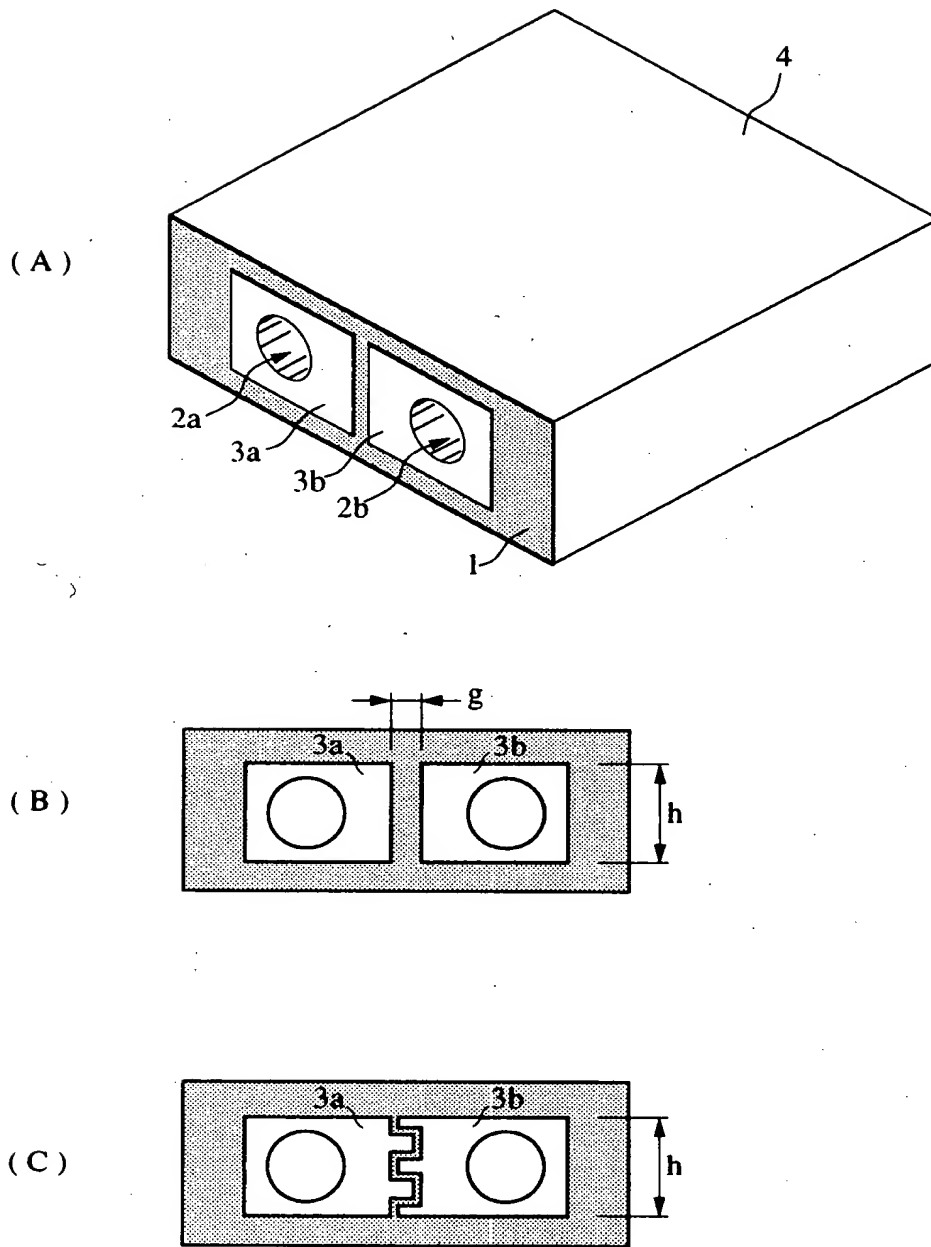
【図 7】



【図 8】



【図 9】



【書類名】 要約書

【要約】

【課題】全体に低背化を図った場合でも、隣接共振器間を大きく、且つ高精度に結合させて、所望のフィルタ特性を容易に得られるようにした誘電体フィルタ、誘電体デュプレクサおよびそれらを備えた通信装置を提供する。

【解決手段】 内面に内導体を形成した内導体形成孔 2 a, 2 b を誘電体ブロック 1 の内部に設け、誘電体ブロック 1 の外面に、内導体に導通する結合用電極 3 a, 3 b を形成するが、この結合用電極 3 a, 3 b を内導体形成孔の開口面の縁端部を経て内導体形成孔 2 a, 2 b の配列方向に平行な側面にまで延出形成する。

【選択図】 図 1

出 願 人 履 歷 情 報

識別番号 [000006231]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 京都府長岡京市天神二丁目26番10号  
氏 名 株式会社村田製作所